

Ingeniería de Computadores

José Luis Briz & Javier Resano

Area de Arquitectura y Tecnología de Computadores

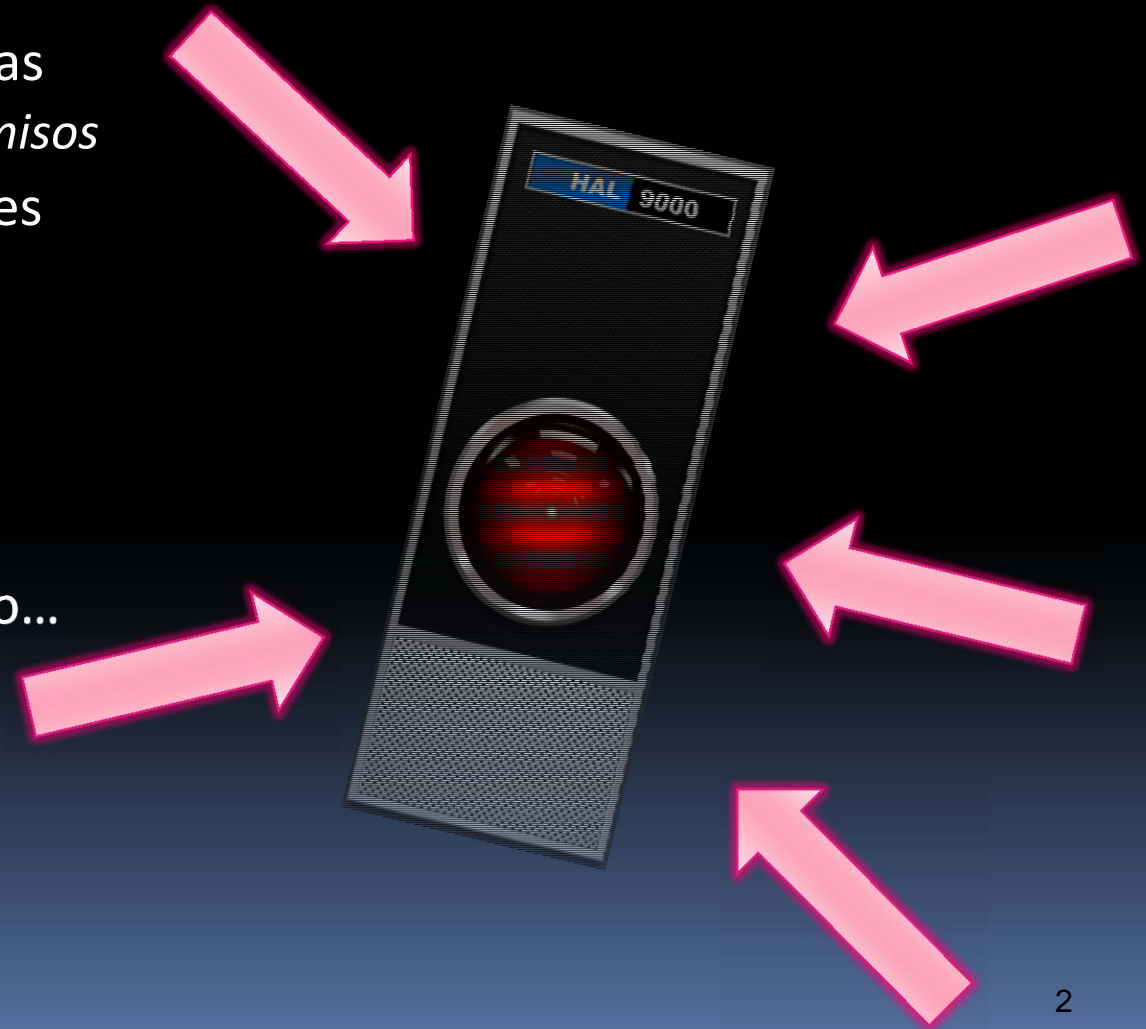
Depto. de Informática e Ing. de Sistemas

EI NA

briz,jresano@unizar.es
<http://webdis.unizar.es/gaz/>

Ingeniería Informática

- Ingeniería:
 - Solucionar problemas
 - *Optimizando compromisos*
 - Evaluar las soluciones
- Especialidades:
 - Mismo objeto
 - Distinta perspectiva
 - En todas hay que acabar tocando todo...



Ingeniería de Computadores

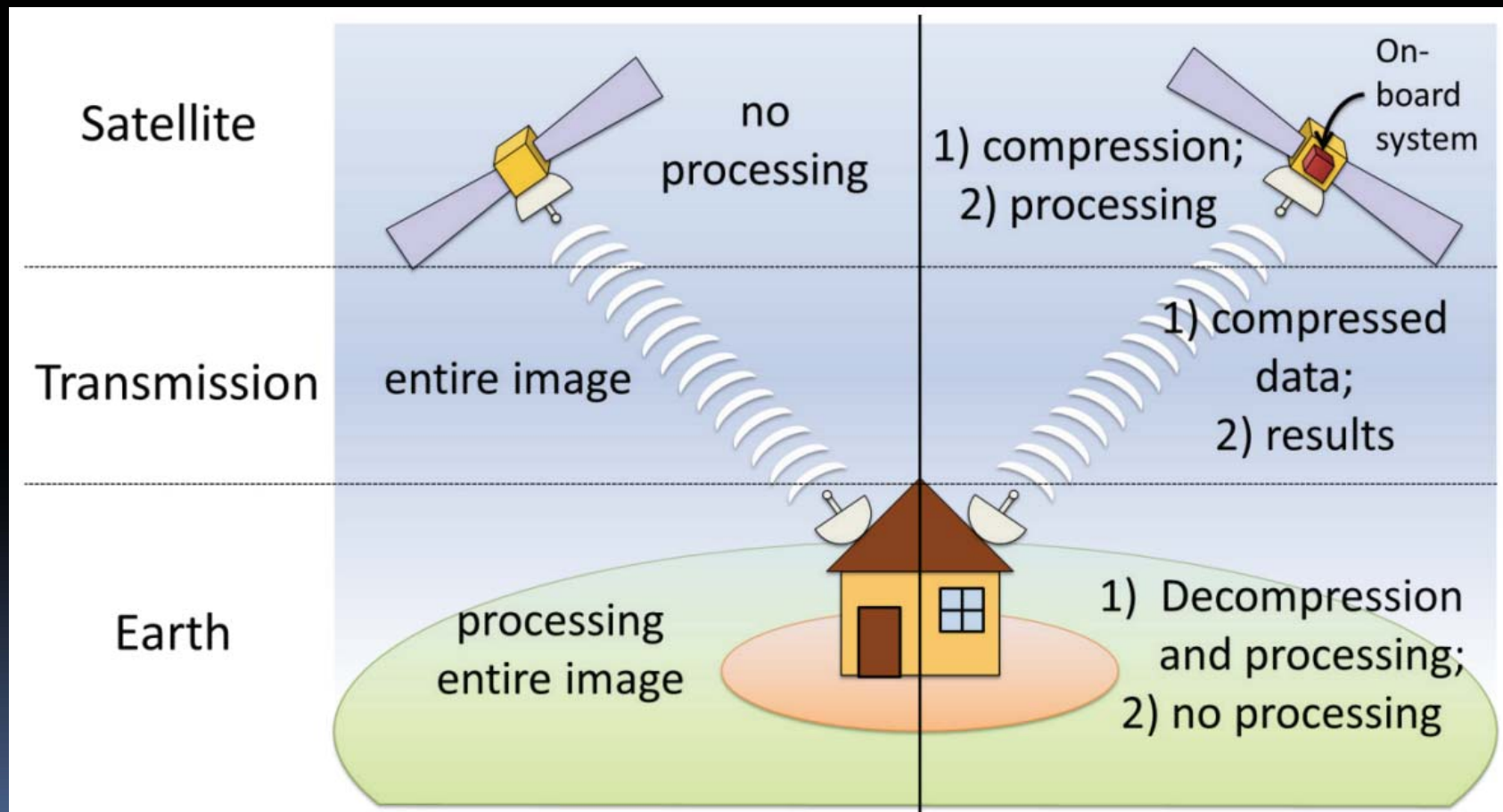
"Tecnólogos"

- No sólo programación
- Problemas muy heterogéneos

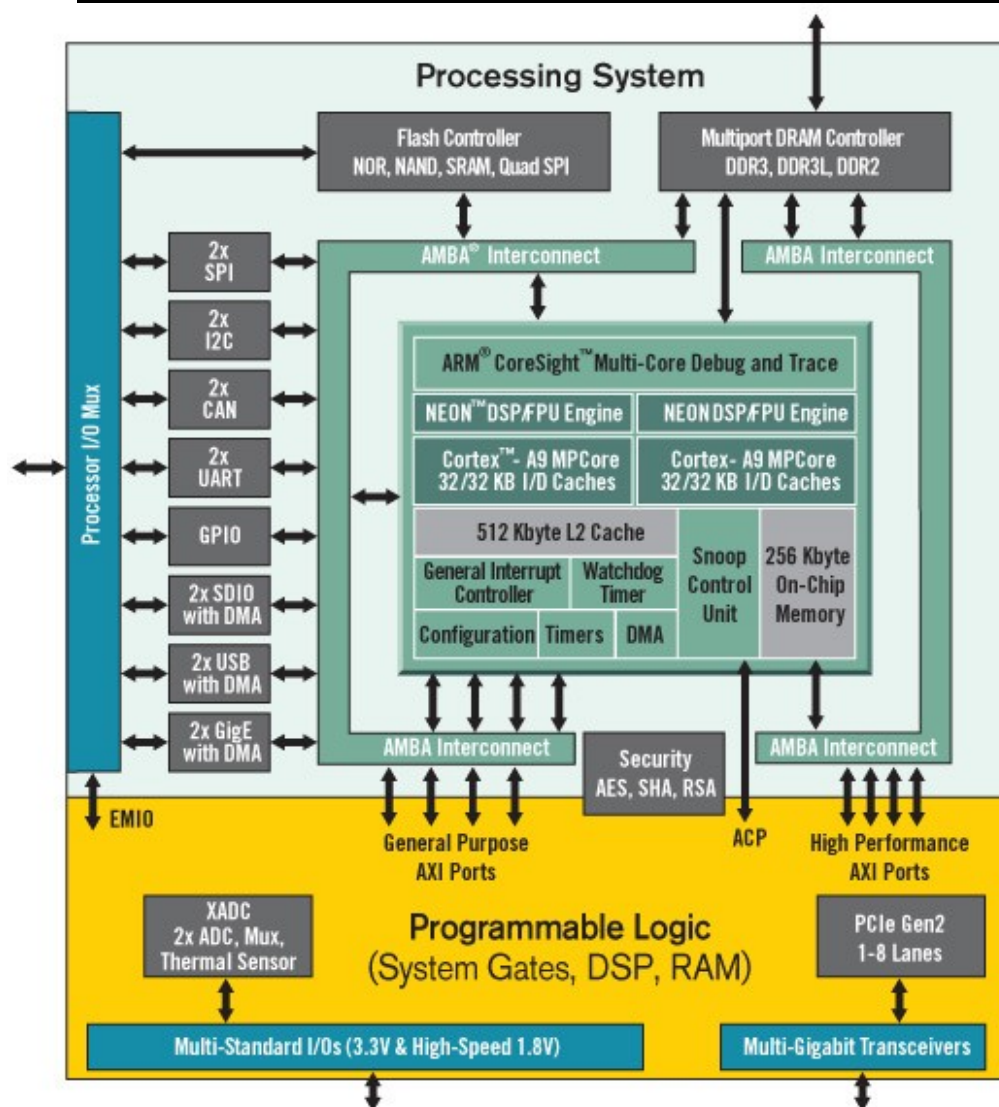
Visión amplia

- Todo el sistema
- hw+sw+app

Procesamiento a bordo de datos recogidos por satélites



Diseño de un SoC a medida: Zynq de Xilinx



- 2 cortex-A9 (ARM)
- L1, L2, controlador de MP
- Bloques para I/O
- FPGA para incluir bloques hardware adicionales:
 - Más rendimiento
 - Menos consumo

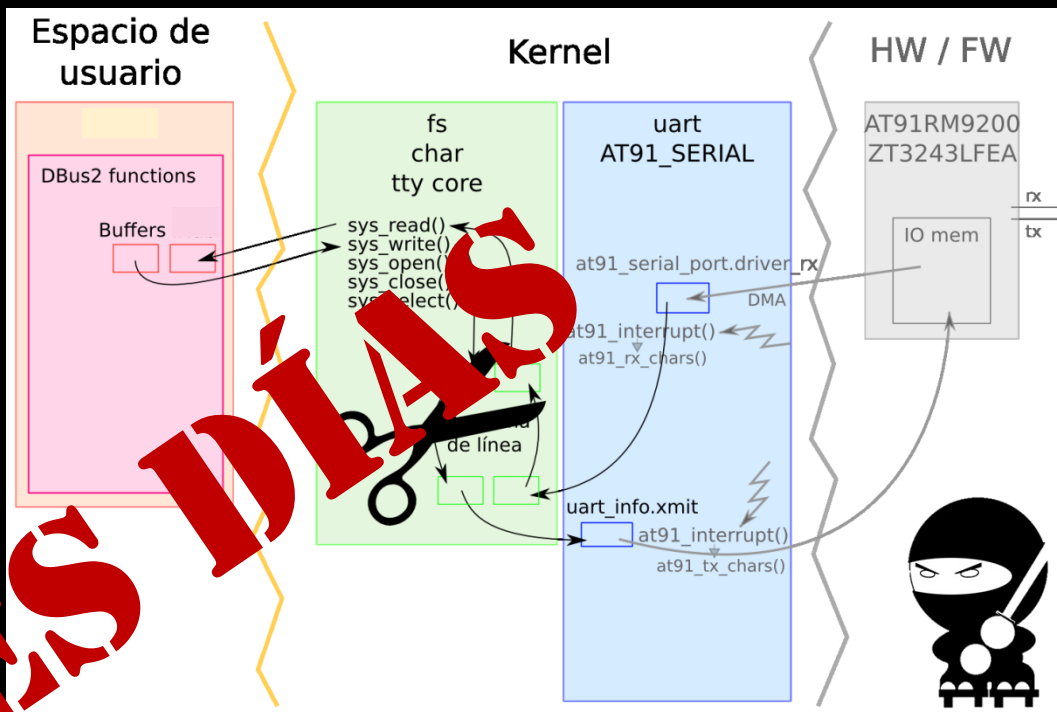
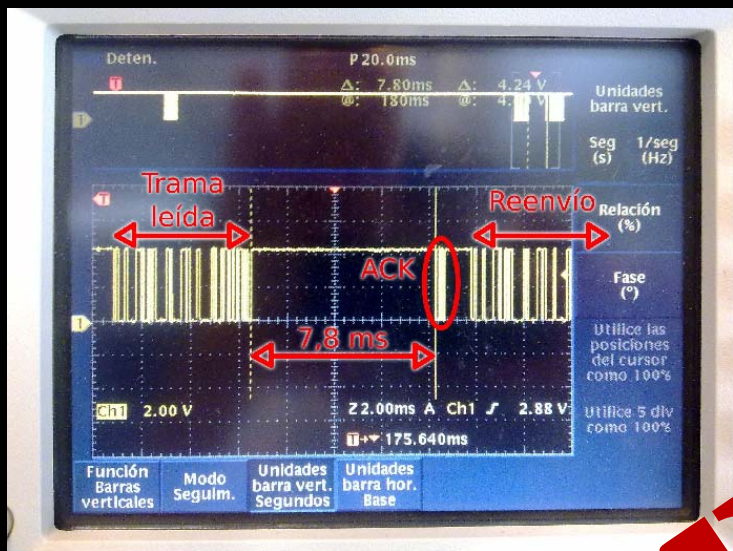
Real-world engineering



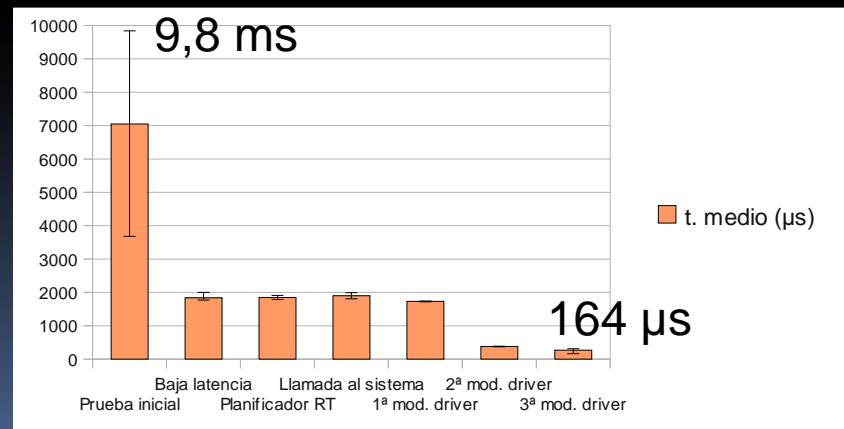
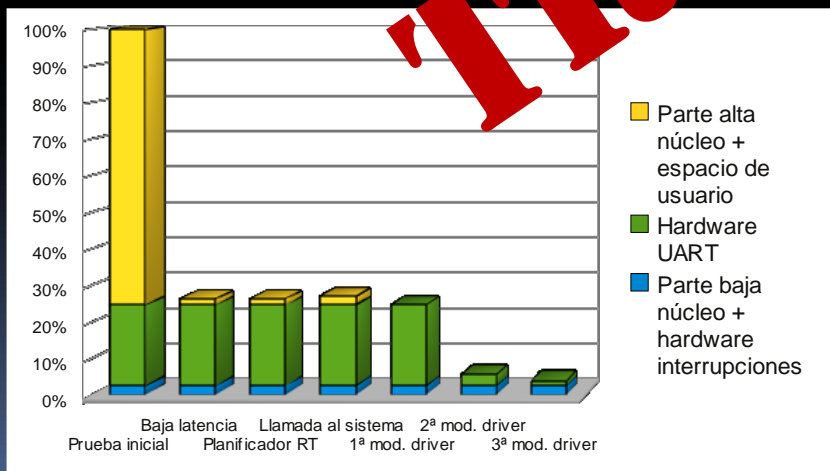
Rediseño y optimización del sistema de monitorización y registro de datos de un electrodoméstico de alta gama

- En explotación
 - en todo el mundo
- Ciclo de vida infernal
 - Updates continuos
 - Problemas Tiempo Real estricto
- Se cuelga
 - reboots periódicos
- Hay que actuar sobre la marcha... y barato
 - Actualización remota y segura
- Necesita funcionar 24/7
 - Sin asistencia





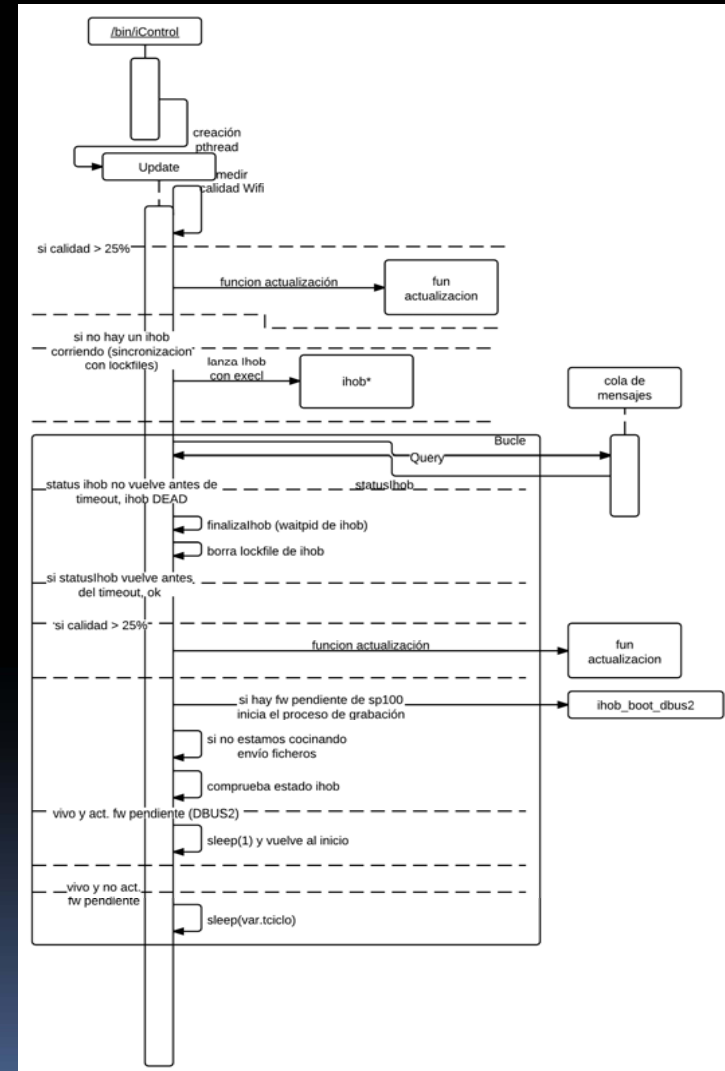
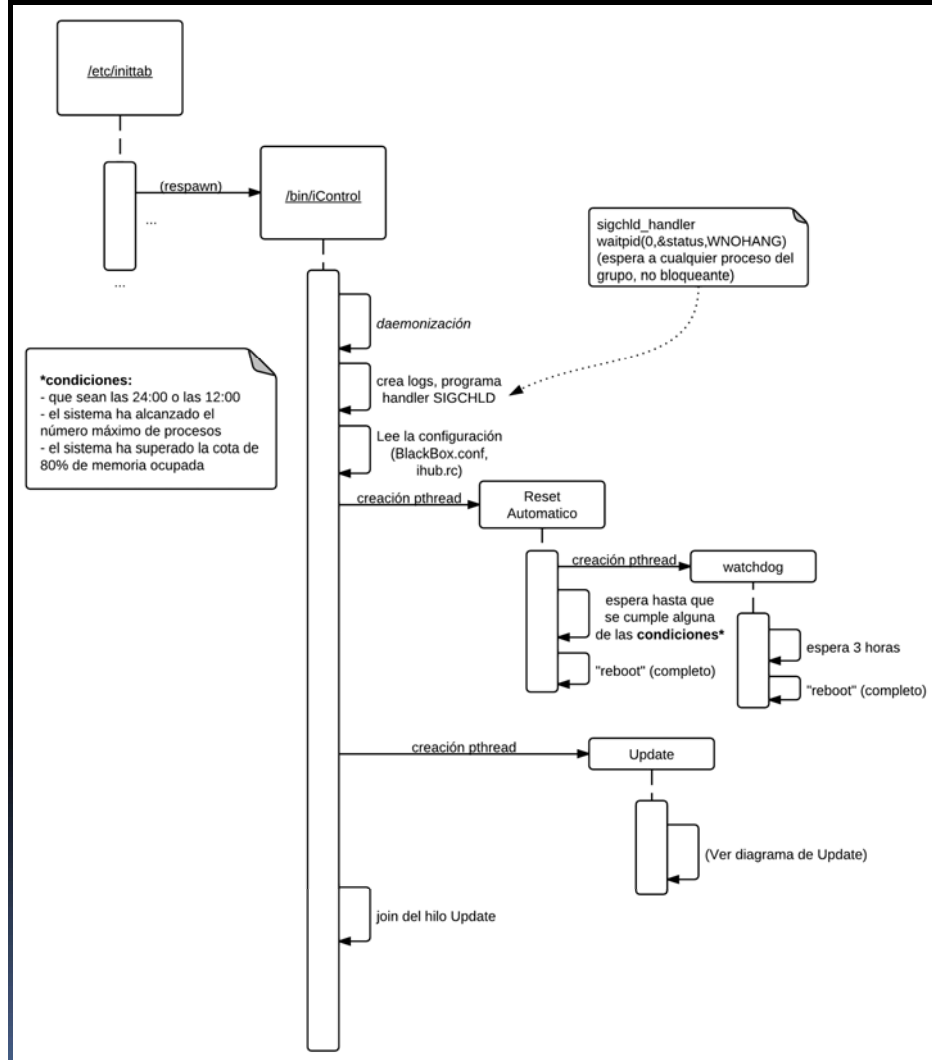
TRES DIAS



Declinación de Responsabilidad: La exposición de estos contenidos no implica la cesión de ningún derecho de la propiedad intelectual implícito, explícito o por omisión, declinando los ponentes toda responsabilidad sobre el posible uso indebido de cualquier detalle al respecto sobre la persona física o jurídica que haga un uso indebido de la misma.

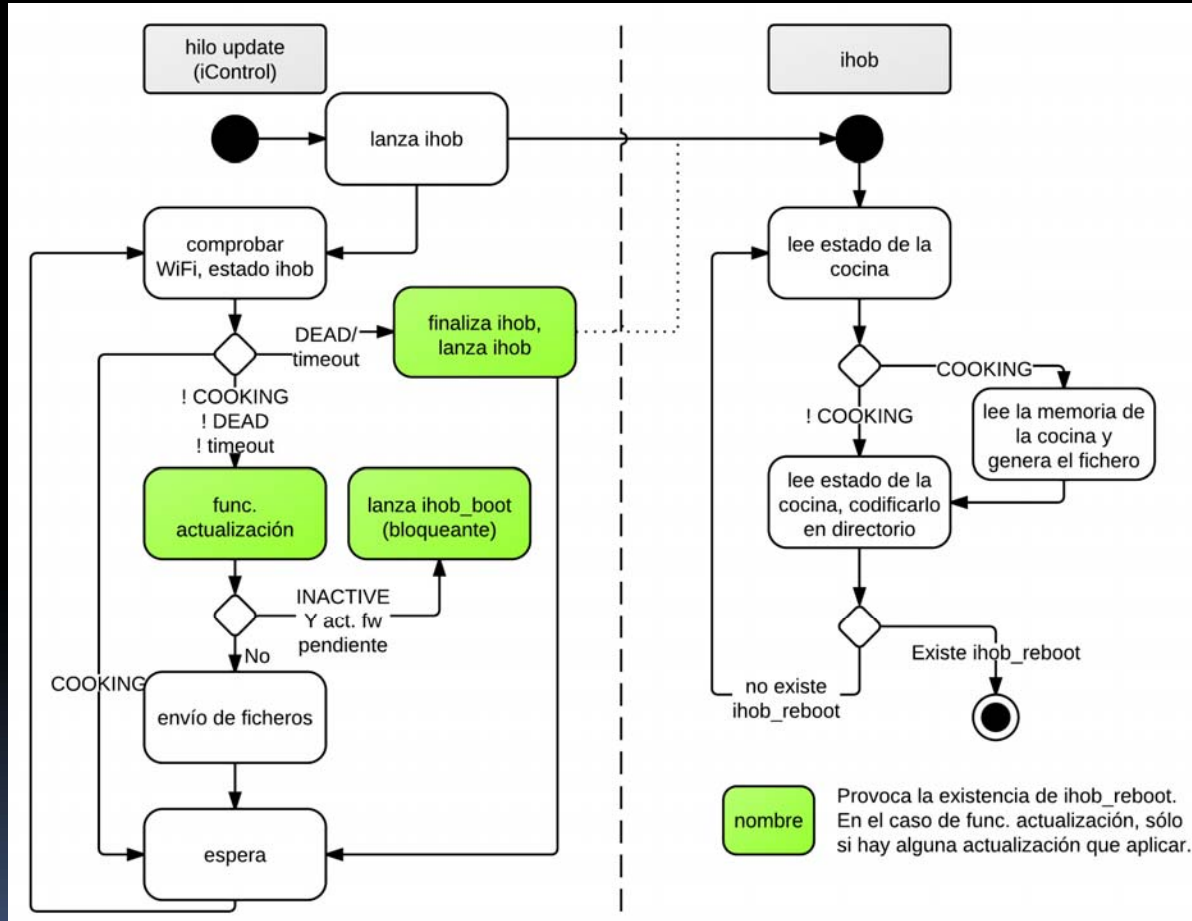
5/17/2018

“A aquí” (smart engineering)



Declinación de Responsabilidad: La exposición de estos contenidos no implica la cesión de ningún derecho de la propiedad intelectual implícito, explícito o por omisión, declinando los ponentes toda responsabilidad sobre el posible uso indebido de cualquier detalle al respecto sobre la persona física o jurídica que haga un uso indebido de la misma.

Análisis formal

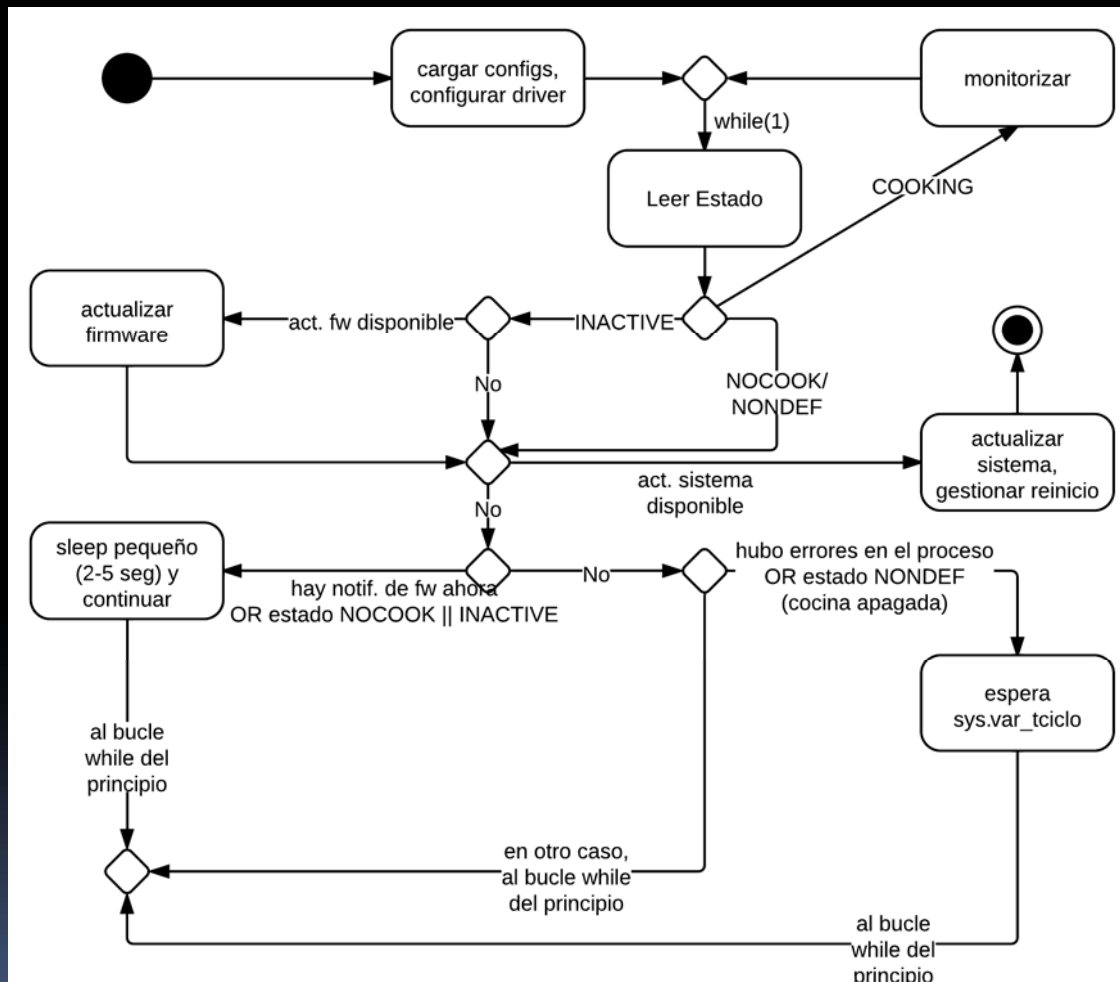


Descubrimos
y eliminamos
**deadlocks y
livelocks**

Ajustamos la
planificación

Declinación de Responsabilidad: La exposición de estos contenidos no implica la cesión de ningún derecho de la propiedad intelectual implícito, explícito o por omisión, declinando los ponentes toda responsabilidad sobre el posible uso indebido de cualquier detalle al respecto sobre la persona física o jurídica que haga un uso indebido de la misma.

Comunicación entre procesos



- Eliminamos comunicaciones innecesarias
- Evaluamos diferentes modelos de expulsión del núcleo Linux
- Mejoramos el tiempo de respuesta (solución RT)
- Simplificamos el código
- Lo hacemos legible y reutilizable

Declinación de Responsabilidad: La exposición de estos contenidos no implica la cesión de ningún derecho de la propiedad intelectual implícito, explícito o por omisión, declinando los ponentes toda responsabilidad sobre el posible uso indebido de cualquier detalle al respecto sobre la persona física o jurídica que haga un uso indebido de la misma.

Ingeniería de Computadores

Rendimiento / Energía

Hardware

Software
sistema

Apps

Diseño

Intensificaciones

Ámbitos

Empotrados

Diseño de
procesadores

Centros de Datos

Compromisos

Garantía
Seguridad

Rendimiento

Consumo

Habilidades transversales

Programación de sistemas

- Compiladores, depuradores, librerías
- Diseño, adaptación, sintonización de sistemas operativos

Diagnóstico y mejora de sistemas

- Ninja programming
- Tiempos de respuesta del sistema hw/sw



Programación tiempo real

Programación paralela

Nichos de trabajo

Sistemas empotrados

- Diseño del sistema
- Desarrollo de SW

Procesadores de alto rendimiento

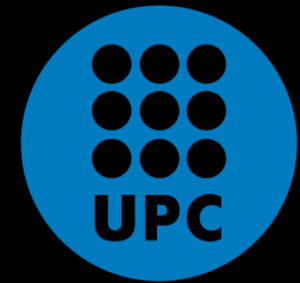
- Diseño
- Optimización de código

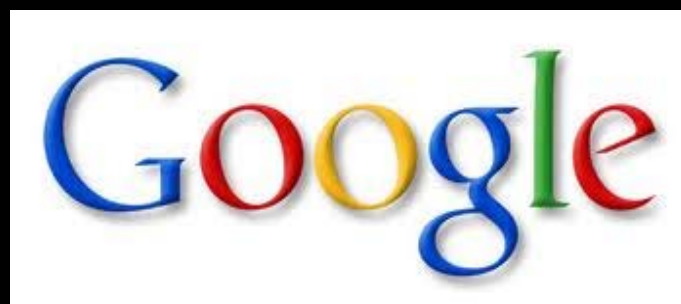
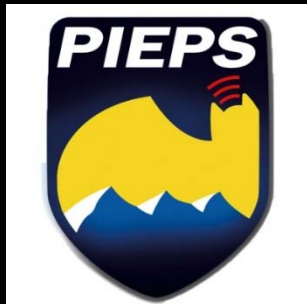
Centros de Datos

- Diseño, Administración
- Dirección

Peritajes

- Análisis post-mortem de sistemas
- Ingeniería inversa





Ofertas en dos meses:

- Ingenieros en informática (en algún caso piden el master): 20 (7 en España)
- Para hacer la tesis doctoral cobrando: 20 (2 en España)
- Para Post-Doc: 16 (3 en España)

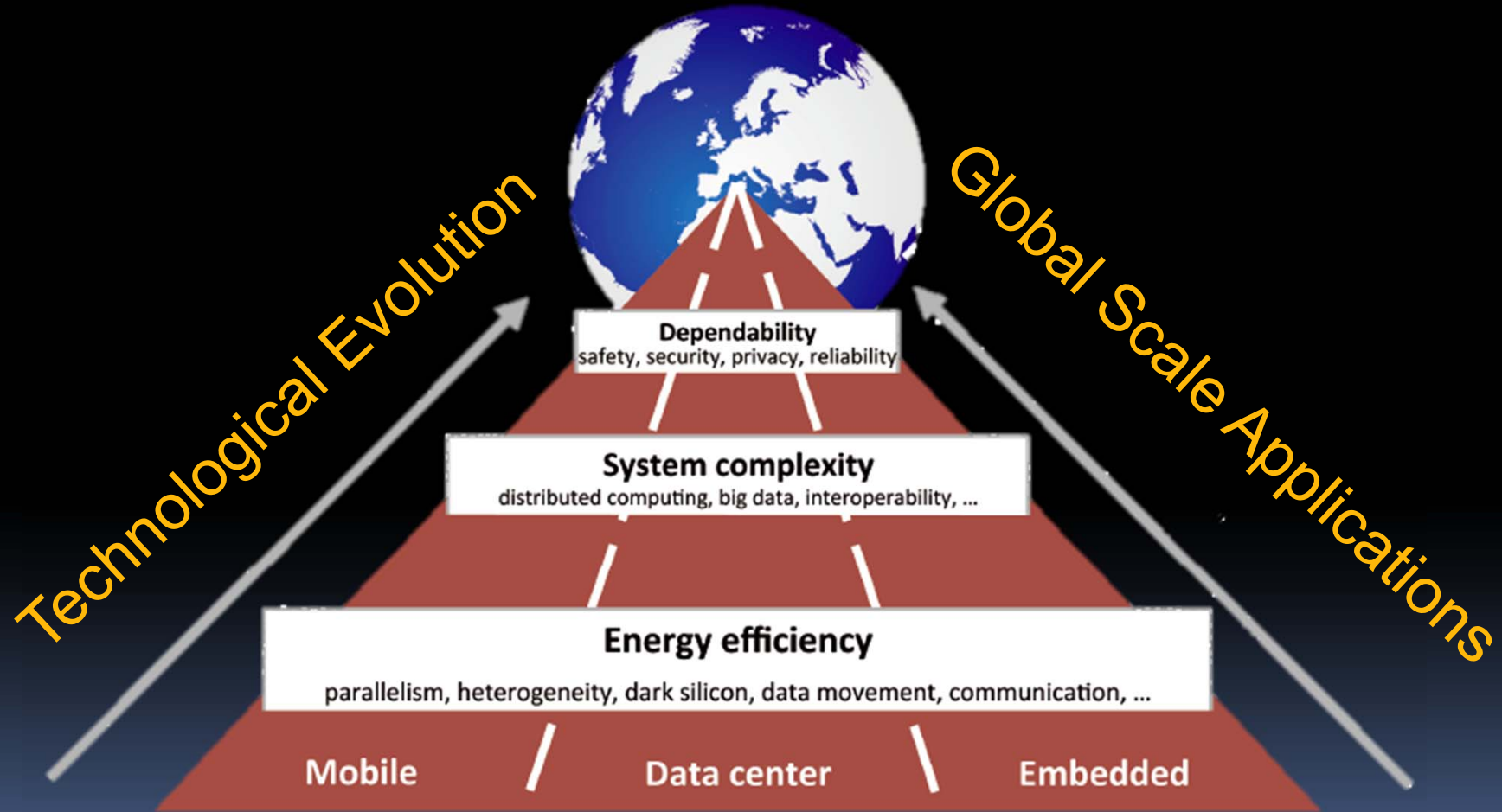


POR QUÉ / CÓMO HEMOS DISEÑADO LA ESPECIALIDAD

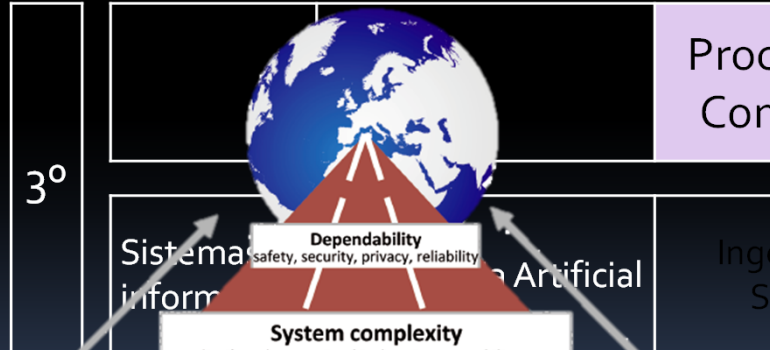
HiPEAC

- **High-Performance Embedded Architectures and Compilation**
- Red europea de centros de investigación y desarrollo
 - Empresas
 - ARM, Phillips, ST, IBM Haifa, Thales, Infineon, ...
 - Universidades
 - Institutos de investigación
 - Centros de supercomputación
 - BSC

The HiPEAC Vision for Advanced Computing Horizon 2020



Por qué / Cómo hemos diseñado la especialidad

4º		Trabajo Fin de Grado	Garantía y Seguridad	Laboratorio de Sistemas Empotrados	C8	
			Diseño y Administración de Redes	Centros de Datos	Sistemas Empotrados II	C7
3º			Procesadores Comerciales	Multi procesadores	Sistemas Empotrados	C6
		 <p> Dependability <small>safety, security, privacy, reliability</small> System complexity <small>distributed computing, big data, interoperability, ...</small> Energy efficiency <small>parallelism, heterogeneity, dark silicon, data movement, communication, ...</small> Mobile / Data center / Embedded </p>	Ingeniería del Software	Sistemas distribuidos	Proyecto Hardware	C5

6 ECTS

Ingeniería de Computadores

4°	Optativa Transversal + Inglés	Trabajo Fin de Grado		Garantía y Seguridad	Laboratorio de Sistemas Empotrados	C8
	Seguridad Informática	Optativa	Diseño y Administración de Redes	Centros de Datos	Sistemas Empotrados II	C7
3°	Proyecto Software	Optativa	Procesadores Comerciales	Multi procesadores	Sistemas Empotrados	C6
	Sistemas de información	Inteligencia Artificial	Ingeniería del Software	Sistemas distribuidos	Proyecto Hardware	C5

Ingeniería Telemática

Arquitectura y Tecnología de Computadores

Ingeniería de Sistemas y Automática

Bloque Empotrados



Routers ADSL
MIPS32 /ARM
Linux/BusyBox



Ordeñadora automática
Linux/BusyBox



Teléfonos despachos
Linux Windriver



Picotux
uClinux / ARM7
BusyBox



ARM-Tegra

QNX
QNX SOFTWARE SYSTEMS

Bloque empotrados

Empotrados I

- Intro, hw, sin SO
- Intro Tiempo Real

Empotrados II

- Con SO, soft/hard RT
- Linux'es, μ C/OS

Laboratorio de Empotrados

- Proyectos

Convenio con Infineon

- Infineon Technologies AG:
 - 26.725 empleados
 - Línea de negocio: microcontroladores, interfaces para comunicaciones, conversión de potencia, control de motores....

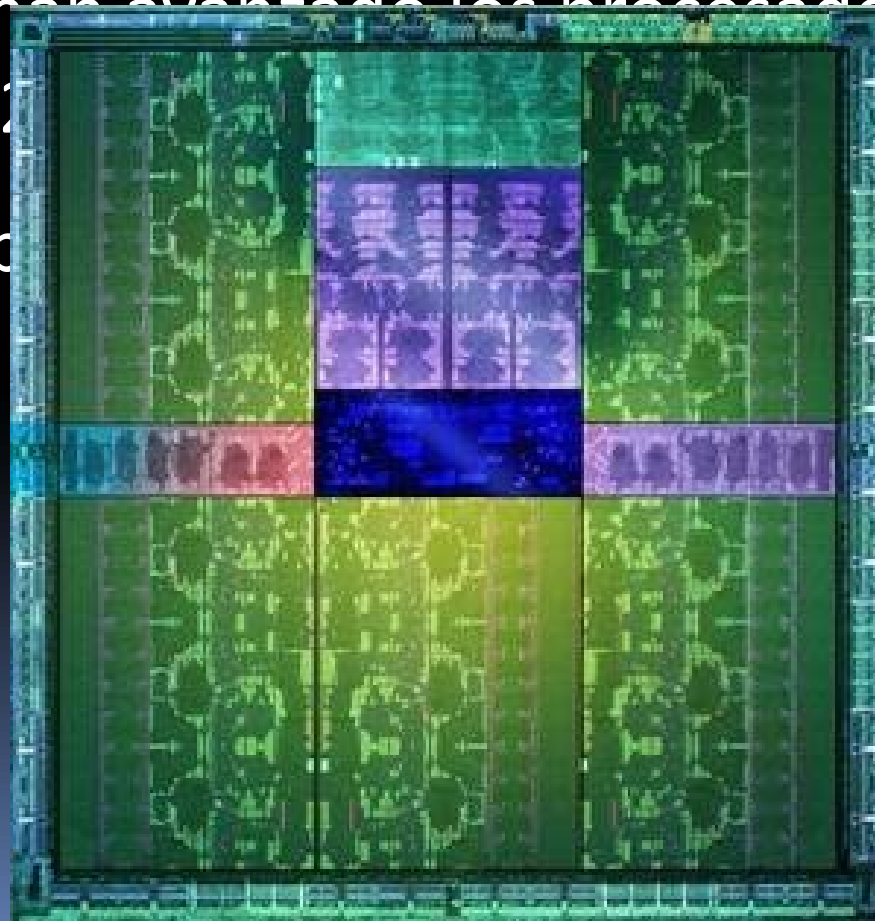
- Colaboración con la sede en Munich (tercer año):
 - Microcontroladores ARM para entornos industriales
 - Seguridad
 - Se comienza en la asignatura de Laboratorio de SE y se continua en el TFG

- Resultados:
 - 8 estudiantes han realizado prácticas remuneradas a tiempo completo
 - 8 TFG codirigidos

- Hay otras colaboraciones abiertas:
 - Balay, Intel, ARM...

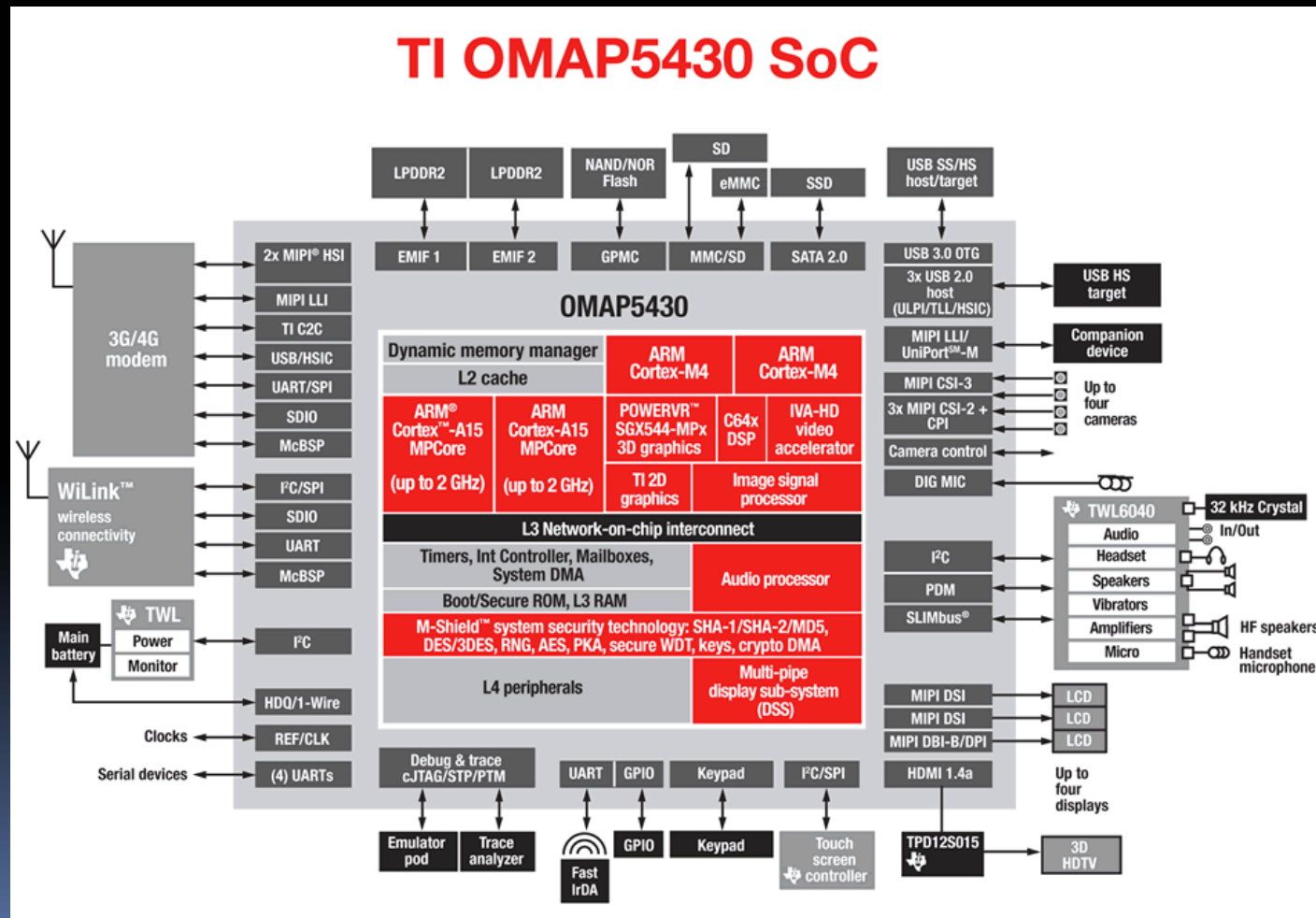
Bloque Micros

- En AOC2 se estudia un procesador segmentado sencillo
- ¿Cómo han evolucionado los procesadores en los últimos 20 años?
- ¿Cómo p...



Bloque Micros

- Y la misma tendencia aparece en otros ámbitos



Bloque Micros alto rendimiento

Microprocesadores comerciales

- Superescalares
- Multi-threading
- Multicore
- Empotrados, clientes, servidores
- Compiler backend

Multiprocesadores

- Computación paralela de alto rendimiento
- Extensiones vectoriales
- Centros de datos

Oferta de Master y Tesis en Toronto, Illinois, EPFL...

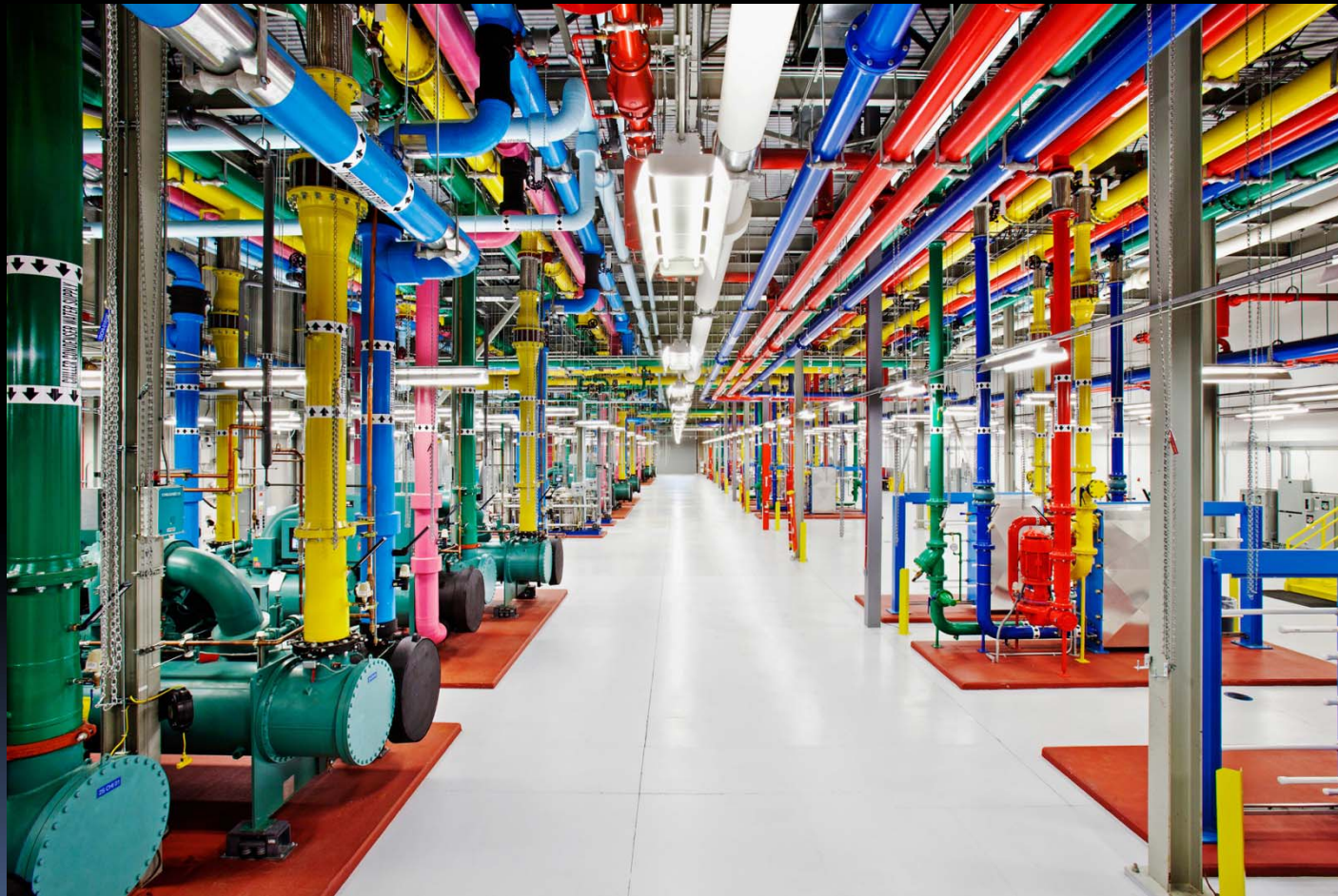
- Tenemos contactos con algunas de las universidades más prestigiosas en Arquitectura de Computadores
 - Ofrecen becas para máster y doctorado
 - Muy difícil conseguirlas por libre:
 - nuestros estudiantes tienen prioridad
- Dos estudiantes de la especialidad han cursado el máster en Toronto, otro está en Illinois

Los centros de datos forman parte de nuestras vidas



Data center de google: <http://www.google.com/about/datacenters>

Un centro de datos no es sólo un montón de procesadores



Data center de google: <http://www.google.com/about/datacenters>

Bloque Centros de Datos

Centros de Datos

- Edificación, Climatización
- Suministro energético, Cableado
- Servidores y almacenamiento
- Dirección, Organización y gestión

Seguridad y Garantía

- Máquinas virtuales
- Virtualización de sistemas
- Consolidación de servidores
- RAS (Fiabilidad, Disponibilidad y Servicio)
- Tolerancia a fallos

Diseño y admón. de redes

- Orientación Centros de Datos

Ingeniería de Computadores

José Luis Briz & Javier Resano

Area de Arquitectura y Tecnología de Computadores

Depto. de Informática e Ing. de Sistemas

EI NA

<mailto:{briz,jresano}@unizar.es>
<http://webdis.unizar.es/gaz/>

Ejemplo: restrict

```
void foo(int *p, int *q, int *r){  
    *p += *r;  
    *q += *r;  
    ...  
}
```

```
void foo(int *p, int *q, int *restrict r){  
    *p += *r;  
    *q += *r;  
    ...  
}
```



Ejemplo: CUDA/OpenCL

```
for (unsigned int s=1; s < blockDim.x; s *= 2)
    if (tid % (2*s) == 0) {
        if (blockSize >= 512)
            sdata[tid] += sdata[tid + s];
            { if (tid < 256) sdata[tid] += sdata[tid + 256]; }
        __syncthreads();
        if (blockSize >= 256)
            { if (tid < 128) { sdata[tid] += sdata[tid + 128]; } }
        __syncthreads();
        if (blockSize >= 128)
            { if (tid < 64) { sdata[tid] += sdata[tid + 64]; } }
        __syncthreads();
        if (tid < 32) {
            if (blockSize >= 64) sdata[tid] += sdata[tid + 32];
            if (blockSize >= 32) sdata[tid] += sdata[tid + 16];
            if (blockSize >= 16) sdata[tid] += sdata[tid + 8];
            if (blockSize >= 8) sdata[tid] += sdata[tid + 4];
            if (blockSize >= 4) sdata[tid] += sdata[tid + 2];
            if (blockSize >= 2) sdata[tid] += sdata[tid + 1];
        }
    }
```



Ejemplo trivial: bucles

- Tamaño fila < tamaño bloque de cache
- N° bloques cache < n° filas matriz A
- K elementos / bloque

m = 1/K

```
for (i = 0; i < max; i++)  
  for (j = 0; j < max; j++)  
    A[i][j] = 0;
```

m = 100 %

```
for (i = 0; i < max; i++)  
  for (j = 0; j < max; j++)  
    A[j][i] = 0;
```